

Zadania na 15 i 22.10.2018r. UKŁADY KOMBINACYJNE (instrukcja 202 + 202/203 dodatek)

Zaprojektować:	Do / Om	Re / Miri	Mi / Ta	Fa / Tei	So / Zei	La / Ka	Si / Ra	Ti / Un
multiplexer 2-bitowy	v			v			v	
multiplexer 3-bitowy		v			v			v
multiplexer 4-bitowy			v			v		
demultiplexer 2-bitowy			v			v		
demultiplexer 3-bitowy		v			v			v
demultiplexer 4-bitowy	v			v			v	
półsumator 1-bitowy								
półsubtraktor 1-bitowy								
pełny subtraktor 1-bitowy		v		v		v		v
pełny sumator 1-bitowy	v		v		v		v	
pełny sumator 1-bitowy z wykorzystaniem bramek Ex-OR		v		v		v		v
pełny subtraktor z wykorzystaniem bramek Ex-OR	v		v		v		v	
komparator 2-bitowy : 3 wyjścia (każde wyjście odpowiada za inny stan)	v		v		v		v	
komparator 2-bitowy : 2 wyjścia (00 A=B; 01 A>B; 10 A<B; 11 ∅)		v		v		v		v
układ sprawdzający, czy podana liczba 4-bitowa jest liczbą z przedziału (5..11)	v							
układ sprawdzający, czy podana liczba 4-bitowa jest liczbą z przedziału (3..11)		v						v
układ sprawdzający, czy podana liczba 4-bitowa jest liczbą z przedziału (4..12)			v				v	
układ sprawdzający, czy podana liczba 4-bitowa jest liczbą z przedziału (4..10)				v		v		
układ sprawdzający, czy podana liczba 4-bitowa jest liczbą z przedziału (6..12)					v			
4-bitowy transkoder z kodu dwójkowego na kod Greya					v			
koder z kodu 1-z-n na kod BCD				v		v		
4-bitowy transkoder z kody Greya na kod dwójkowy			v				v	
4-bitowy transkoder z kodu dwójkowego na kod „plus 3”		v						v
4-bitowy transkoder z kodu binarnego na kod Aikena	v							
3-bitowy generator parzystości		v		v		v		v
4-bitowy generator parzystości	v		v		v		v	